

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-297827

(43)Date of publication of application : 12.11.1993

(51)Int.Cl.

G09G 3/36
G02F 1/133

(21)Application number : 04-097650

(71)Applicant : HITACHI LTD

(22)Date of filing : 17.04.1992

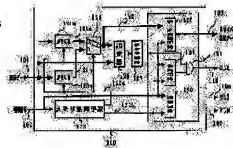
(72)Inventor : NITTA HIROYUKI
MANO HIROYUKI
FURUHASHI TSUTOMU
FUTAMI TOSHIO

(54) LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PURPOSE: To reduce power consumption of a signal driver by stopping a fetching operation of display data of a signal driver when display data of one line before coincides with inputted display data.

CONSTITUTION: This device is provided with two memories 120a and 120b having storage capacity of one line, a memory control means 123 which controls the memory 120, a comparing means 126 which compares inputted display data with display data of one line before, a control means 123 which stops taking-in operation of display data of the signal driver. Therefore, when display data of one line before coincides with inputted display data, the fetching operation of display data of the signal driver is stopped, and power consumption of the signal driver can be reduced.



【特許請求の範囲】

【請求項1】表示データと同期信号を入力して、液晶駆動用の液晶表示データ及び制御信号を生成する制御手段と、ライン分の液晶表示データを順次入力し、液晶駆動用電圧に変換して出力する信号駆動ドライバを備

【Mは1以上の整数】で構成し、液晶表示素子をスライディング素子と液晶とで構成するアクティブマトリックスタイプの液晶パネルとからなる液晶表示装置において、前記液晶表示データ及び制御信号を生成する制御手段は、1水平ライン分の表示データ毎の記憶容量を有する記憶手段を2つ設け、前記各記憶手段に入力する表示データを順に書き込む手段と、各記憶手段に記憶した表示データを読み出す手段とを設け、前記2つの記憶手段の一方が、1水平ライン分の表示データの書き込み動作を行う時、他方の記憶手段が1ライン前の表示データの読み出し動作を行うように制御する制御手段と2つの記憶手段が読み出されるデータバスを切り換える切り換え手段とを設け、入力する表示データと前記2つの記憶手段の一方から読み出すライン前の表示データとを比較する比較手段と比較結果を記憶する記憶手段とを設け、信号駆動ドライバの表示データ取り込み動作を停止する制御手段を設け、信号駆動ドライバの表示データ取り込み動作を停止する制御を可能としたことを特徴とする液晶表示装置。

【請求項2】請求項1において、比較手段として、M個の信号駆動ドライバのどの表示データであるかを判別する手段と比較結果を記憶する記憶手段とを設け、信号駆動ドライバ別に表示データ取り込み動作を停止する制御手段を設け、信号駆動ドライバ別に表示データ取り込み動作を停止する制御を可能としたことを特徴とする液晶表示装置。

【請求項3】請求項1において、信号駆動ドライバの表示データ取り込み動作を停止する制御手段として、信号駆動ドライバの表示データ取り込みクロックを制御する手段を設け、信号駆動ドライバの表示データ取り込み動作を停止する制御を可能としたことを特徴とする液晶表示装置。

【請求項4】請求項1において、信号駆動ドライバの表示データ取り込み動作を停止する制御手段として、信号駆動ドライバの表示データ取り込み、イーザル信号を制御する手段を設け、信号駆動ドライバの表示データ取り込み動作を停止する制御を可能としたことを特徴とする液晶表示装置。

【請求項5】請求項1において、信号駆動ドライバの表示データ取り込み動作を停止する制御手段として、信号駆動ドライバの表示データ取り込み、イーザル信号を制御する手段を設け、信号駆動ドライバの表示データ取り込み動作を停止する制御を可能としたことを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の技術分野】本発明はパソコン、ワークステーション等の表示データを液晶パネルに表示させるのに好適な液晶表示装置に関する。

【0002】

【従来の技術】パソコン、ワークステーション等の表示データを液晶パネルに表示する従来の液晶表示装置では、特許文献1に開示した同期信号発生回路を用いた信号駆動ドライバLSIにデータブック06611、0662に記述されている信号駆動ドライバH0662の1Dを用いた構成と動作となっている。以下図2、図3、図4を用いて、水平解像度がR、G、Bの各画素につき540画素、垂直解像度が480ラインの液晶パネルを前記信号駆動ドライバを用いて駆動する場合の構成と動作について説明する。

【0003】図2は、従来の液晶表示装置の構成図で、1Dはパソコンやワークステーション等からの表示データであり、画像情報を順に転送している。1Dは表示データ101に同期した同期信号であり、その内訳はドットクロック、水平同期信号、垂直同期信号である。2Dはドライバ制御信号発生手段、2Dの液晶パネルに表示電圧を印加する信号駆動ドライバ0Dを複数個用いて構成した信号駆動ドライバ群。2Dは液晶パネルを順次駆動する垂直駆動回路、2Dは液晶パネルである。液晶パネル2Dの水平画素数はR、G、B、540×480画素であるので合計1620画素あることになる。かつ、信号駆動ドライバ0Dに用いるH0663の1Dは出力が160本であるから、(1620÷160)×12画素となる。また、信号駆動ドライバ0Dはイーザル信号入力101とイーザル信号出力102をカスタード接続している。イーザル入力信号101はロジックレベルがチーフで、イーザル信号出力102は150画素分の表示データを取り込む15レベルから10レベルに変化する。ドライバ制御信号発生手段2D内の2Dは信号駆動ドライバのインデックスに適合するように表示データ101を発生するデータ発生回路、2Dは変換後のドライバ用表示データ、2Dは同期信号1Dのうちドットクロックを発生し、信号駆動ドライバ2Dの表示データ取り込み用クロックを11を生成する分周回路、2Dは同期信号1Dのうち水平同期信号を遅延して1水平ライン分の表示データラッチクロック2Dと垂直方向の最上ラインを選択するイーザル信号2Dを生成する選択回路である。

【0004】図3は従来の技術による信号駆動ドライバ2Dの表示データと同期信号のタイミングを示す図である。

【0005】図4は信号駆動ドライバH0663の1Dの構成図で入力表示データ2Dは各画素毎データ3ビットの4画素パネル入力で、1Dの画素分の液晶駆動

電圧を出力できる信号線201を有する。402は表示データを順次ラッチするクロックを生成するラッチアドレスカウンタ、403は表示データを順次ラッチしシフトするシフト回路、404は順次ラッチした表示データの160画素分をラッチするラッチ回路、404はラッチした表示データをデジタリ化演算印加電圧を選択する信号を生成するシベルシフト回路、405は演算印加電圧404を選択し出力する演算駆動回路である。

【0006】次に、本発明技術での液晶表示装置のドライバ制御、及び表示動作について説明する。図2に示すように、表示データが有効な期間に信号駆動ドライバの表示データ取り込みクロック211をドライバ制御信号生成手段210で生成する。そして、図2に示すように、信号駆動ドライバ200の左側の信号駆動ドライバ201-1は、イネーブル信号入力E101をクロックレベルに接続し、表示データ取り込みクロック211の立ち上がりで表示データを取り込み、160画素表示データを切り込むとイネーブル出力信号E102がハイレベルからローレベルに変化し左側の信号駆動ドライバ201-2をイネーブルにする。以後同様にして左側のドライバ1から順次160画素ずつ表示データを取り込んで行き1ライン分の表示データを取り込んだところで1ライン分の表示データを同時に表示するラッチクロック214でラッチ回路404にラッチし液晶パネルに表示電圧を印加し、左向き駆動回路204で選択された1ラインを表示する。左向き駆動回路204は水平同期信号でシフトした垂直信号を生成し順次垂直電圧を行う。

【0007】次に、信号駆動ドライバ200の内部動作について詳しく説明する。信号駆動ドライバ200の内部構成は図4に示すようになっており、ラッチアドレスカウンタ401は表示データ取り込みクロック211の立ち下がりを経由してシフトラッチ回路402のラッチ信号を発生する。表示データ取り込みクロック211は入力部で信号駆動ドライバのイネーブル信号入力E101でマスクすることができ、表示データ取り込みクロック211を404回カウントする。つまり160画素分の表示データを取り込むと停止状態となり、E102信号がローレベルとなる。そして、シフトラッチ回路402は4画素毎404回に分割されており、ラッチアドレスカウンタ401からのラッチ信号で4画素同時に表示データを取り込む。また、ラッチ回路403は160画素分のラッチ回路で構成されており、シフトラッチ回路402からの表示データを表示データラッチクロック214でラッチし1ライン時間を保持する。シベルシフト回路404はラッチ回路403の表示データをデコードし、演算表示電圧のシベル信号を生成し、演算駆動回路405が8電圧レベルの内部レベルを選択出力する。

【0008】以上述べたように、液晶の表示動作は信号駆動ドライバの表示データのラッチ動作の繰り返しで

あり、信号駆動ドライバ200のラッチ回路404に保持されている表示データを表示している。そして、信号駆動ドライバ200のラッチ回路403には各ドライバ合わせて1ライン分の表示データを保持しており、毎ライン表示データが変化しなくてもデータの書き込みを行っている。

【0009】説明が簡便しようとする課題、例えば、パソコンの表示画面でフロントだけを画面右上にのみ表示する場合、フロントより下のラインでは背景のみが表示されており、もう1ラインの表示データは同じである。上記従来技術では、このように表示データが前ラインと後ラインで同じであっても、信号駆動ドライバに毎ライン表示データを書き込まれているため、ライン毎に表示データが変化しない場合でも表示データを取り込み動作を繰り返すので信号駆動ドライバの消費電力が小さくならない問題があった。

【0010】本発明の目的は、ライン毎の表示データに変化が少いとき、信号駆動ドライバの消費電力を小さくすることにある。

【0011】

【課題を解決するための手段】上記目的を達成するために、液晶表示装置の中に、液晶表示データ及び制御信号を生成する制御手段に、1水平ライン分の表示データ毎の記憶度を有する記憶手段を2つ設け、前記記憶手段に入力する表示データを用いる書き込み手段と、前記書き込み手段に記憶した表示データを読み出す手段とを設け、

前記2つの記憶手段の一方が、1水平ラインの表示データの書き込み動作を行う時、他方の記憶手段が1ライン分の表示データの読み出し動作を行うように制御する制御手段と2つの記憶手段から読み出されるデータバスを切り換える切り換え手段とを設け、入力する表示データと前記2つの記憶手段の一方から読み出す1ライン分の表示データとを比較する比較手段と比較結果を記憶する記憶手段とを設け、信号駆動ドライバの表示データ取り込み動作を停止する制御手段設ける。また、前記比較手段として、160画素の信号駆動ドライバの1つの表示データであるかを判断する手段と比較結果を記憶する記憶手段とを設け、信号駆動ドライバ別に表示データを取り込む動作を停止する制御手段を設ける。また、前記信号駆動ドライバの表示データ取り込み動作を停止する制御手段として、信号駆動ドライバの表示データ取り込みクロックを制御する手段を設ける。また、前記信号駆動ドライバの表示データ取り込み動作を停止する制御手段として、信号駆動ドライバの表示データ取り込みイネーブル信号を制御する手段を設ける。

【0012】

【作用】上記手段によれば、前ラインの表示データと後ラインの表示データが一致する場合、信号駆動ドライバの表示データ取り込み動作を停止させることができる。

また、信号駆動ドライバ別で前ラインの表示データと現ラインの表示データを比較し、一致する場合は、その信号駆動ドライバの表示データ取り込み動作を停止させることができる。

【0.0.1.0】このため信号駆動ドライバの消費電力を低減することができる。

【0.0.1.4】

【実施例】本発明の第1の実施例を図1、図4、図5、図7により説明する。図1は、本実施例のドライバ制御手段110のブロック図で、120a、120bはそれぞれライン分の書き込み用ラインメモリで、120cは前記ラインメモリを制御するメモリ制御手段、122a、122bは制御信号、124はラインメモリ120a、120bのリードデータ1201a、1201bを選択するセレクタ、126は表示データの比較器、127は比較器126の比較結果を保持するラッチ回路である。また、128は表示データを信号駆動ドライバのインタフェースに適合したドライバ用表示データ103に実装するデータ実装回路、129は同期信号102のうちクロック成分から信号駆動ドライバ用表示データ取り込み用クロック111を生成する分周回路、130は同期信号102のうちの水平同期信号と垂直同期信号から1水平ライン分の表示データラッチクロック104と垂直方向の最上位ラインのイネーブル信号105を生成する派生回路である。131はクロック111をマスタするAND回路である。

【0.0.1.5】図5は本実施例の構成図である。

【0.0.1.6】図6は図1のドライバ制御手段に記載したメモリ120a、120bのリード、ライトタイミングを示す図である。

【0.0.1.7】図7は信号駆動ドライバの表示データと同期信号のタイミング図を示す図である。

【0.0.1.8】次に本実施例の動作について説明する。図1に示す表示データ101を1ライン毎にラインメモリ120a、120bに交互に書き込む。図7に、そのリード、ライトタイミングを示す。まず、図1のメモリ制御手段122aは、同期信号102よりメモリ制御信号122a、122bを生成し、最初の1水平期間で1ライン目の表示データ101をラインメモリ120aに書き込み、同時にセレクタ124で選択したラインメモリ120bから読み出す1ライン目の表示データ125と比較器126で比較し、前ラインの表示データ125と現ライン(1ライン目)の表示データ101が一致するかどうか判定し、判定結果をラッチ回路127に保持する。次の1水平期間で2ライン目の表示データ101をラインメモリ120bに書き込み、同時にセレクタ124で選択したラインメモリ120aから読み出す1ライン目の表示データ125と比較器126で比較し、前ライン(1ライン目)の表示データ125と現ライン(2ライン目)の表示データ101が一致するが

どうか判定し、判定結果をラッチ回路127に保持する。以後同様の動作を行い、前ラインの表示データと現ラインの表示データが一致するが順次判定を行う。そしてデータ実装回路128でドライバ用表示データ103に実装し、入力表示データ101より1水平期間遅れて出力される。また、表示同期信号は同期信号102から派生回路130で1水平ライン分の表示データラッチクロック104、イネーブル信号105を生成する。そして、表示データ取り込みクロック111は分周回路129で生成され、ラッチ回路127の比較結果によりAND回路131でマスタされる。つまり、前ラインの表示データと現ラインの表示データが一致している場合は、表示データ取り込みクロック111をマスタし、前ラインの表示データと現ラインの表示データが一致していない場合は表示データ取り込みクロック111を出力する。そして、図2に示すタイミングのように表示データ取り込みクロック111がマスタされた場合、信号駆動ドライバは図4に示すラッチクロック104とシャフト回路402で動作せず、シャフト回路402に保持されている現ラインと同じ表示データが、表示データラッチクロック104でラッチされ、走査駆動回路231で選択されたラインに表示データが印加される。また、表示データ取り込みクロック111がマスタされずに出力された場合は、現ラインの表示データが信号駆動ドライバに取り込まれ、走査駆動回路231で選択されたラインに現ラインの表示データが印加される。同時に、1フレーム分は順次走査駆動を継続し、後述パネルを表示する。

【0.0.1.9】次に本発明の第2の実施例について図8、図9、図10、図11を用いて説明する。図8は本実施例のドライバ制御手段110のブロック図で、122aは同期信号102のうちのクロック成分から信号駆動ドライバ用表示データ取り込み用クロック111を生成する分周回路、220は表示データラッチクロック104、イネーブル信号105とドライバ用イネーブル信号212を生成する派生回路である。

【0.0.2.0】図9は本実施例の構成図である。

【0.0.2.1】図10、図11は信号駆動ドライバの表示データと同期信号のタイミング図を示す図である。

【0.0.2.2】次に本実施例の動作について説明する。本実施例のメモリのリード、ライトタイミングは、第1の実施例と同様であり、前ラインの表示データと現ラインの表示データが一致するかどうか比較器126で順次判定を行いその結果をラッチ回路127に保持する。そして、同時にデータ実装回路128でドライバ用表示データ103に実装し、入力表示データ101より1水平期間遅れて出力される。表示同期信号は同期信号102から派生回路220で表示データラッチクロック104、イネーブル信号105を生成する。そして、表示データ取り込みクロック111は分周回路129で生成され、ド

ラインバイナリ信号812は遅延回路820で生成する。このドライバイナリ信号812はラッチ回路127の比較結果によりAND回路830でマスクされる。つまり、図14に示すように前ラインの表示データと現ラインの表示データが一致している場合は、ドライバイナリ信号812をマスクし、図10に示すように前ラインの表示データと現ラインの表示データが一致していない場合はドライバイナリ信号812を出力する。また、ドライバイナリ信号812は信号駆動ドライバ群830の左側のドライバ群1のバイナリ出力E104に接続する。そして、信号駆動ドライバ群230は、バイナリ信号をドライバ群1から順に12までカスケードに接続しているためドライバ群1のドライバが150画素表示データを取り込んだバイナリ出力E104を出力レベルに変化させなければ次に続くドライバはバイナリにならない。

【0028】そのため、ドライバイナリ信号812がマスクされた場合、信号駆動ドライバは、第1の実施例と同様に、図4に示すラッチアップレカカウンタ407とフリップフロップ408で動作せず、フリップフロップ408に保持されている現ラインと同じ表示データが、表示データラッチクロック104でラッチされ、走査駆動回路231で選択されたラインに表示データが印加される。また、ドライバイナリ信号812がマスクされずに出力された場合は、現ラインの表示データが信号駆動ドライバに取り込まれ、走査駆動回路231で選択されたラインに現ラインの表示データが印加される。そして同様に、フレーム分断期次走査動作を継続し、液晶パネルを表示する。

【0029】次に、本発明の第3の実施例について図15、図16、図17を用いて説明する。図15は本実施例のドライバ制御手段1230のブロック図で、1230は同期信号102のうちドットクロックから信号駆動ドライバ表示データ取り込み用クロック1211を生成する分周回路、1220の出力と信号駆動ドライバで駆動するが検出するドライバ位置カウンタで、1221はドライバ位置カウンタ1221のデータメモロードするデコーダ、1222は比較器1223の結果とドライバ位置を保持するラッチ回路である。また、1212は図127は右側の信号駆動ドライバのドライバイナリ信号である。

【0030】図15は本実施例の構成図である。

【0031】図14は信号駆動ドライバの表示データと同期信号のタイミングを示す図である。

【0032】次に本実施例の動作について説明する。本実施例の右側のリード-ライトタイミングは、第1の実施例と同様であり、前ラインの表示データと現ラインの表示データが一致するかどうか比較器1223で順次判定を行い、その結果とドライバ位置カウンタ1220のデータをデコードした信号から、左の信号駆動ドライバ

が駆動する表示データが変化した場合に検出し、その結果をラッチ回路1222に保持する。そして、両側にデータ実施回路128でドライバ用表示データ103に実施し、入力表示データ101より水平同期遅れて出力され、表示同期信号は同期信号102から遅延回路130で表示データラッチクロック104、バイナリ信号105を生成し、表示データ取り込み用クロック1211は分周回路1220で生成する。

【0033】そして、ドライバイナリ信号1212は12127は右側の信号駆動ドライバにそれぞれ接続し、ラッチ回路1222の比較結果によりAND回路1230で1235でマスクされる。つまり、図14に示すように前ラインの表示データと現ラインの表示データが一致している信号駆動ドライバに対しては、ドライバイナリ信号をマスクし、前ラインの表示データと現ラインの表示データが一致していない信号駆動ドライバに対してはドライバイナリ信号を出力する。図14は、信号駆動ドライバのドライバ群2が駆動する表示データのみが変化した場合の例である。

【0034】そして、第1、第2の実施例と同様に、ドライバイナリ信号がマスクされた場合、信号駆動ドライバは図4に示すラッチアップレカカウンタ407とフリップフロップ408で動作せず、ラッチ回路408に保持されている現ラインと同じ表示データが、表示データラッチクロック104でラッチされ、走査駆動回路231で選択されたラインに表示データが印加される。また、ドライバイナリ信号812がマスクされずに出力された場合は、現ラインの表示データが信号駆動ドライバに取り込まれ、走査駆動回路231で選択されたラインに現ラインの表示データが印加される。そして同様に、フレーム分断期次走査動作を継続し、液晶パネルを表示する。

【0035】以上述べた、第1、第2の実施例では、1ラインの表示データが前ラインに対して変化しない場合、信号駆動ドライバの表示データ取り込み動作を停止することができ、信号駆動ドライバの消費電力を低減することができる。

【0036】また、第3の実施例では、前ラインに対して表示データが変化した信号駆動ドライバは、表示データ取り込み動作を停止することができ、信号駆動ドライバの消費電力を低減することができる。

【0037】本発明によれば、1ラインの表示データが前ラインに対して変化しない場合、信号駆動ドライバの表示データ取り込み動作を停止することができ、信号駆動ドライバの消費電力を低減することができる。

【0038】また、前ラインに対して表示データが変化した信号駆動ドライバの表示データ取り込み動作を行い、それ以外の信号駆動ドライバは表示データ取り込み

動作を停止することができるため、信号駆動ドライバの消費電力を低減することができる。

【図面の簡単な説明】

【図1】第1の実施例のドライバ制御手段のブロック図である。

【図2】従来技術のシステム構成図である。

【図3】従来技術のドライバ動作タイミングを示す図である。

【図4】ドライバの内部構成図である。

【図5】第1の実施例のシステム構成図である。

【図6】メモリのリード・ライトタイミングを示す図である。

【図7】第1の実施例のドライバ動作タイミングを示す図である。

【図8】第2の実施例のドライバ制御手段のブロック図である。

【図9】第2の実施例のシステム構成図である。

【図10】第2の実施例のドライバ動作タイミングを示す図である。

【図11】第2の実施例のドライバ動作タイミングを示す図である。

【図12】第3の実施例のドライバ制御手段のブロック図である。

【図13】第3の実施例のシステム構成図である。

【図14】第3の実施例のドライバ動作タイミングを示す図である。

【符号の説明】

101…103、121a、121b、121c、121d、121e、203…表示データ、

102…104、105、111、111、111、112、1

211…同期信号、

1212、1213、1214、1215、1216、

1217、1218…ドライバハイホープル信号、

120a、120b…メモリ、

123…メモリ制御手段、

124…セレクタ、

125…比較器、

127…ラッチ回路、

230…信号駆動ドライバ群、

231…走査駆動回路、

232…液晶パネル、

401…チャネルアドレスカウタ、

402…シャフト回路、

403…ラッチ回路、

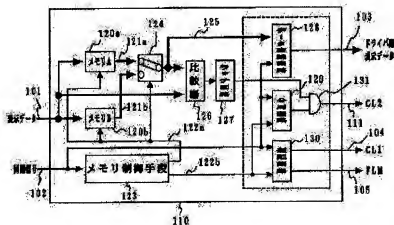
404…シフトレジスタ回路、

405…液晶駆動回路、

406…液晶印加電圧、

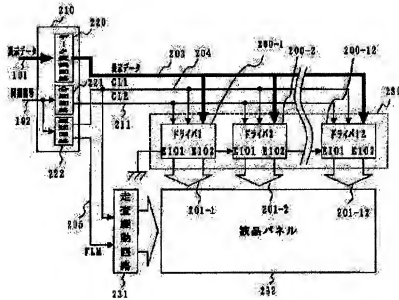
【図1】

図1



【図 2】

図 2



【図 3】

図 3

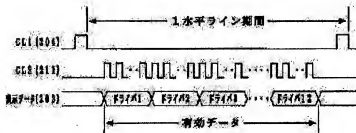


図 4

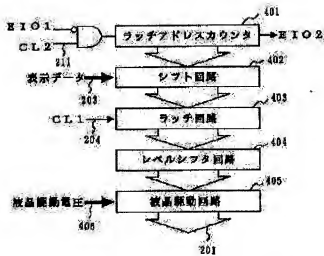
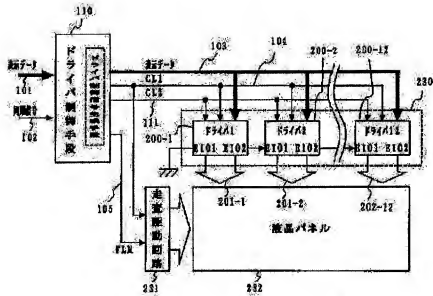


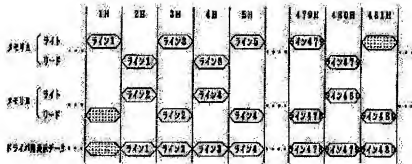
図 5

図 5



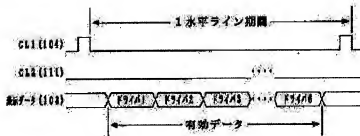
【図6】

図 6



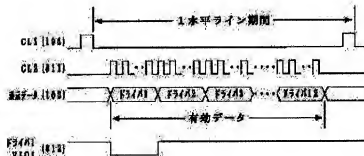
【図7】

図 7



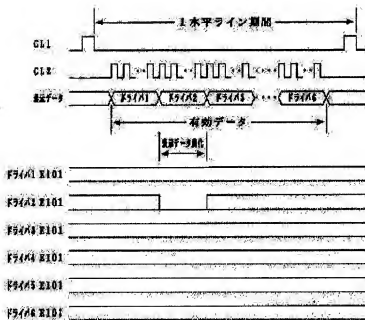
【図8】

図 10



【図14】

図 14



フロンツページの続き

(72)発明者 古橋 勉

神奈川県横浜市戸塚区吉田町232番地株式会社日立製作所マイクロエレクトロニクス機器開発研究所内

(72)発明者 二見 利典

千葉県房総市原野3900番地株式会社日立製作所生産工場内